



PATENT ABSTRACTS OF JAPAN

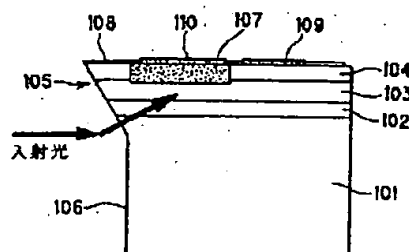
(11) Publication number: **11135823 A**(43) Date of publication of application: **21.05.99**(51) Int. Cl. **H01L 31/10**
H01L 21/301(21) Application number: **09296545**(22) Date of filing: **29.10.97**(71) Applicant: **NIPPON TELEGR & TELEPH
CORP <NTT>**(72) Inventor: **KATO KAZUTOSHI
FUKANO HIDEKI****(54) MANUFACTURE OF SEMICONDUCTOR
PHOTODETECTOR****(57) Abstract:**

PROBLEM TO BE SOLVED: To provide a manufacture of an end face refraction semiconductor photodetector for working a part of the side face of a semiconductor substrate into an inverse mesa shape, adding an optical path change function and guiding light which is made incident from the side face of the semiconductor substrate to a light-adsorbing layer.

SOLUTION: In a manufacture of an end face refraction semiconductor photodetector provided with a first semiconductor layer 102 transparent to incident light formed on the semiconductor substrate 101 transparent at least to the incident light, and a second semiconductor layer 103 of a band gap for adsorbing the incident light formed on the substrate 101, and constituted by providing the side face of the substrate 101 with a surface formed obliquely with respect to the vertical line of the main surface of the substrate 101, and the surface formed parallel to the vertical line of the main surface of the substrate 101, a process for forming the obliquely formed side face 105 by dicing the substrate 101 in a groove shape obliquely from the surface at a part of a thickness direction, and a

process for cleaving 106 the substrate 101 at the bottom surface position of a groove part by adding a mechanical force to the substrate 101 where the groove part is formed, are provided.

COPYRIGHT: (C)1999,JPO



特開平11-135823

(43) 公開日 平成11年(1999) 5月21日

(51) IntCl⁴H 0 1 L 31/10
21/301

識別記号

F I

H 0 1 L 31/10
21/78A
U

審査請求 未請求 請求項の数 2 O L (全 6 頁)

(21) 出願番号 特願平9-296545

(22) 出願日 平成9年(1997)10月29日

(71) 出願人 000004226

日本電信電話株式会社
東京都新宿区西新宿三丁目19番2号

(72) 発明者 加藤 和利

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

(72) 発明者 深野 秀樹

東京都新宿区西新宿三丁目19番2号 日本
電信電話株式会社内

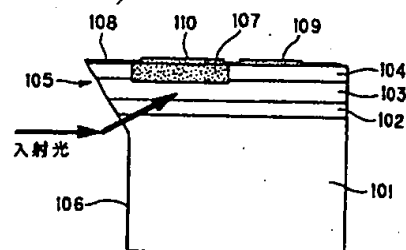
(74) 代理人 弁理士 光石 俊郎 (外2名)

(54) 【発明の名称】 半導体受光素子の製造法

(57) 【要約】

【課題】 半導体基板の側面の一部を逆メサ状に加工して光路変更機能を付加し、半導体基板側面から入射した光を光吸収層に導くことを特徴とする端面屈折型半導体受光素子の製造法を提供することを課題とする。

【解決手段】 少なくとも入射光に対し透明な半導体基板101上に形成された入射光に対し透明な第1の半導体層102と、前記基板上に形成された入射光を吸収するバンドギャップの第2の半導体層103とを有し、前記基板の側面が、前記基板の主面の垂線に対し斜めに形成された面と、前記基板の主面の垂線に対し平行に形成された面とを含んで構成されている端面屈折型半導体受光素子の製造法において、前記基板を厚さ方向の一部において表面から斜めに溝状にダイシングすることにより、前記斜めに形成された側面105を形成する工程と、前記溝部が形成された基板に機械的な力を加えることにより、前記溝部の底面位置において、基板を劈開106させる工程とを有するものである。



- 101 : 半導体性InP基板
- 102 : n型InP層
- 103 : n型低キャリア濃度InGaAs光吸収層
- 104 : n型低キャリア濃度InP層
- 105 : 傾斜面
- 106 : 劈開面
- 107 : Zn拡散領域
- 108 : 表面保護膜
- 109 : n型オーミック電極
- 110 : p型オーミック電極

【特許請求の範囲】

【請求項1】 少なくとも入射光に対し透明な半導体基板あるいは前記基板上に形成された入射光に対し透明な第1の半導体層と、前記基板上に形成された入射光を吸収するバンドギャップの第2の半導体層とを有し、前記基板の側面が、前記基板の主面の垂線に対し斜めに形成された面と、前記基板の主面の垂線に対し平行に形成された面とを含んで構成されている端面屈折型半導体受光素子の製造法において、
前記基板を厚さ方向の一部において表面から斜めに溝状にダイシングすることにより、前記斜めに形成された側面を形成する工程と、前記溝部が形成された基板に機械的な力を加えることにより、前記溝部の底面位置において、基板を劈開させる工程とを有することを特徴とする半導体受光素子の製造法。

【請求項2】 少なくとも入射光に対し透明な半導体基板あるいは前記基板上に形成された入射光に対し透明な第1の半導体層と、前記基板上に形成された入射光を吸収するバンドギャップの第2の半導体層とを有し、前記基板の側面が前記基板の主面の垂線に対し斜めに形成されている端面屈折型半導体受光素子の製造法において、前記斜めに形成された側面を、ダイシングにより形成することを特徴とする半導体受光素子の製造法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、一般的には半導体基板上に光吸収層を有する半導体受光素子に関し、さらに具体的には半導体基板の側面の一部を逆メサ状に加工して光路変更機能を付加し、半導体基板側面から入射した光を光吸収層に導くことを特徴とする端面屈折型半導体受光素子の製造法に関するものである。

【0002】

【従来の技術】 従来の端面屈折型半導体受光素子を図5に示す。図5において、符号401は半絶縁性InP基板、402は厚さ1μmのn型InP層、403は厚さ1.5μmのn型低キャリア濃度InGaAs光吸収層、404は厚さ1μmのn型低キャリア濃度InP層、405は逆メサ状の傾斜面を有するエッチング面、406は光の入射方向にほぼ垂直な面方位を有する劈開面、407はp型不純物拡散領域、408は厚さ0.2μmのSiNからなる表面保護膜、409はn型オーミック電極、410はp型オーミック電極を各々図示する。ここでn型低キャリア濃度InGaAs光吸収層403およびn型低キャリア濃度InP層404のうち不純物が拡散された領域はp型の導電型となるから、これらn型低キャリア濃度InGaAs光吸収層403、n型低キャリア濃度InP層404、n型InP層402はpinフォトダイオードの構成となっている。

【0003】 この受光素子の動作原理は以下の通りである。すなわち、エッチング面405の傾斜面にほぼ水平

方向に入射された光は、エッチング面405の傾斜面において上方に屈折し、n型低キャリア濃度InGaAs光吸収層403に到達して吸収され電子とホールに変換される所謂光電変換が行なわれる。光電変換で生じた電子とホールはpinフォトダイオードに印加された逆バイアス電圧によって生じる電界によって、それぞれn型およびp型半導体層側に走行し、n電極およびp電極を通じて外部回路に取り出される(H.Fukano他、「Edge-illuminated refracting-facet photodiode with high responsivity and low-operation voltage」Electronic Letters 第32巻第25号2346頁1996年)。この受光素子においてはpn接合が半導体内部および上面のみに形成されている、すなわち光入射端面にpn接合が露出していないため暗電流が小さくまた信頼性が高いという特徴を持っている。またこの受光素子においては光入射端面とpn接合との距離が100μm程度以下と短い、すなわち半導体中における入射光の光路が短いため、入射光の広がり小さいので、pn接合面積を入射光の広がり程度に小さくすることによってpn接合容量を低減し高速動作できるという特徴を持っている。

【0004】 この受光素子の製造法は以下に示す通りである。

(工程1) 図6(a)に示すように半絶縁性InP基板501上に厚さ1μmのn型InP層502、厚さ1.5μmのn型低キャリア濃度InGaAs光吸収層503、厚さ1μmのn型低キャリア濃度InP層504をこの順に積層した後、n型低キャリア濃度InP層504上方から所定の領域507にZnを拡散して、n型低キャリア濃度InP層504およびn型低キャリア濃度InGaAs光吸収層503の上部をp型の導電型とする。

(工程2) 図6(b)に示すように厚さ0.2μmのSiNからなるエッチングマスク機能を兼ね備えた表面保護膜508、n型オーミック電極509、p型オーミック電極510を形成する。

(工程3) 図7(a)に示すようにレジストからなるマスク511により電極を保護した後、SiNをエッチングマスクとして用いて半絶縁性InP基板501、n型InP層502、n型低キャリア濃度InGaAs光吸収層503、n型低キャリア濃度InP層504をエッチングし、逆メサ状の傾斜面を有するエッチング面505を形成する。

(工程4) レジスト除去した後、図7(b)に示すように半絶縁性InP基板501を劈開する。

【0005】

【発明が解決しようとする課題】 さて、前記の半導体受光素子の製造においては、前記(工程3)でエッチングにより逆メサ状の傾斜面の形成が進行するに従い、傾斜面の位置がエッチングマスクの内側に移動する。この傾斜面の移動速度は、エッチング液の温度、エッチングマ

スクの開口部の形状、半導体層の品質に大きく依存するため、傾斜面の位置は通常 $5\mu\text{m}$ 、場合によっては $20\mu\text{m}$ 程度の不確定性を持っている。

【0006】ところでこの受光素子の特徴である低暗電流性と高信頼性を実現するためには、前述のようにZn拡散領域507に達しないように傾斜面505を形成する必要がある。一方、この受光素子の別の特徴である高速性を実現するためには、前述のように入射光の広がり
10 を小さくする、すなわち傾斜面505とZn拡散領域507の距離を小さくする必要がある。たとえば 10GHz の動作のためにはこの距離を $20\mu\text{m}$ 程度に、また 20GHz の動作のためにはこの距離を $10\mu\text{m}$ 程度に短くすることが好ましい。したがって、従来の端面屈折型半導体受光素子では傾斜面の位置の制御が容易ではなく、特に 10GHz 以上の高速動作が要求される場合には製造が困難になるという問題があった。また傾斜面の基板に対する角度は、結晶の性質により決定されるため、任意の値を選ぶことができず、素子特性が最適になる値に設定できないという問題があった。また、劈開面が傾斜面505よりも外側へつき出ているので、光ファイバを傾
20 斜面505へ近づけることができず、結合効率が悪いという問題点もあった。

【0007】本発明の目的は、傾斜面の位置及び角度の制御が困難であるという上記従来技術の問題点を解消した、高精度に製造しうる端面屈折型半導体受光素子の構造およびその製造方を提供することにある。

【0008】

【課題を解決するための手段】前記課題を解決する本発明の【請求項1】の発明は、少なくとも入射光に対し透明な半導体基板あるいは前記基板上に形成された入射光
30 に対し透明な第1の半導体層と、前記基板上に形成された入射光を吸収するバンドギャップの第2の半導体層とを有し、前記基板の側面が、前記基板の主面の垂線に対し斜めに形成された面と、前記基板の主面の垂線に対し平行に形成された面とを含んで構成されている端面屈折型半導体受光素子の製造法において、前記基板を厚さ方向の一部において表面から斜めに溝状にダイシングすることにより、前記斜めに形成された側面を形成する工程と、前記溝部が形成された基板に機械的な力を加えることにより、前記溝部の底面位置において、基板を劈開さ
40 せる工程とを有することを特徴とする。

【0009】【請求項2】の発明は、少なくとも入射光に対し透明な半導体基板あるいは前記基板上に形成された入射光に対し透明な第1の半導体層と、前記基板上に形成された入射光を吸収するバンドギャップの第2の半導体層とを有し、前記基板の側面が前記基板の主面の垂線に対し斜めに形成されている端面屈折型半導体受光素子の製造法において、前記斜めに形成された側面を、ダイシングにより形成することを特徴とする。

【0010】すなわち、本発明は、傾斜面をダイシング

により形成することを最も主要な特徴とし、従来の技術とは、傾斜面をエッチングで形成しないという点で異なる。

【0011】

【発明の実施の形態】以下、本発明の実施の形態を説明する。本発明の第1の発明は、少なくとも入射光に対し透明な半導体基板あるいは前記基板上に形成された入射光に対し透明な第1の半導体層と、前記基板上に形成された入射光を吸収するバンドギャップの第2の半導体層とを有し、前記基板の側面が、前記基板の主面の垂線に対し斜めに形成された面と、前記基板の主面の垂線に対し平行に形成された面とを含んで構成されている端面屈折型半導体受光素子の製造法において、前記基板を厚さ方向の一部において表面から斜めに溝状にダイシングすることにより、前記斜めに形成された側面を形成する工程と、前記溝部が形成された基板に機械的な力を加えることにより、前記溝部の底面位置において、基板を劈開させる工程とを有する半導体受光素子の製造法であり、
また、第2の発明は、少なくとも入射光に対し透明な半導体基板あるいは前記基板上に形成された入射光に対し透明な第1の半導体層と、前記基板上に形成された入射光を吸収するバンドギャップの第2の半導体層とを有し、前記基板の側面が前記基板の主面の垂線に対し斜めに形成されている端面屈折型半導体受光素子の製造法において、前記斜めに形成された側面を、ダイシングにより形成する半導体受光素子の製造法である。本発明で、傾斜面をダイシングにより形成するという手段は、傾斜面をpn接合により接触せずかつ不純物拡散領域から
10 $10\mu\text{m}$ 以内の位置に形成することを可能としている。従って、本発明の目的である低暗電流性と高信頼性および高速性を兼ね備えた端面屈折型半導体受光素子を実現することができるようになる。

【0012】

【実施例】以下、図面を参照して本発明の実施例を詳細に説明するが、本発明はこれに限定されるものではない。

【0013】【実施例1】図1は本発明の第一の実施例を説明する端面屈折型半導体受光素子である。図1中、符号101は半絶縁性InP基板、102は厚さ $1\mu\text{m}$ のn型InP層、103は厚さ $1.5\mu\text{m}$ のn型低キャリア濃度InGaAs光吸収層、104は厚さ $1\mu\text{m}$ のn型低キャリア濃度InP層、105は垂直方向からの角度が 45° の逆メサ状の傾斜面を有するダイシング面、106は光の入射方向にほぼ垂直な面方位を有する劈開面、107は傾斜面から $5\mu\text{m}$ の距離に位置するZn拡散領域、108は厚さ $0.2\mu\text{m}$ のSiNからなる表面保護膜、109はn型オーミック電極、110はp型オーミック電極を各々図示する。ここでInGaAs光吸収層103およびn型InP層104のうちZnが
50 拡散された領域はp型の導電型となるから、これらIn

GaAs光吸収層103, n型InP層104, n型InP層102はpinフォトダイオードの構成となっている。この受光素子においては傾斜面105から入射された光は32°上方に屈折し約5μm程度進行して光吸収層103に到達する。この間、進行距離が短いため光の広がり1割程度しか増加しない。例えば直径10μmの入射光の場合、光吸収層に到達する光は直径約11μmとなる。この光をpn接合内で受光するためには、光の広がりの射影を考慮してZn拡散領域の大きさは幅11μm、奥行22μmとすればよい。厚さ1.5μmの光吸収層が完全に空乏化されるようなバイアス条件では、このpn接合の容量は約10pFとなり、50Ω系の外部回路と接続した場合、20GHzの動作に対して十分低い容量となっている。

【0014】以上の実施例1においては、接合としてpn接合を用いた例を示したが、光吸収層上面にショットキー電極を形成して構成するショットキー接合を用いても同様の効果がある。

【0015】【実施例2】図2は本発明の第二の実施例を説明する端面屈折型半導体受光素子の製造法である。すなわち、

(工程1) 図2(a)に示すように半絶縁性InP基板201上に厚さ1μmのn型InP層202、厚さ1.5μmのn型低キャリア濃度InGaAs光吸収層203、厚さ1μmのn型低キャリア濃度InP層204をこの順に積層した後、204上方から所定の領域207にZnを拡散して、204および203の上部をp型の導電型とする。

(工程2) 図2(b)に示すように厚さ0.2μmのSiNからなる表面保護膜208、n型オーミック電極209、p型オーミック電極210を形成する。

(工程3) 図3(a)に示すようにダイシングソーを45°傾けて半絶縁性InP基板201、n型InP層202、InGaAs光吸収層203、InP層204をダイシングし、45°の逆メサ状の傾斜面を有するダイシング面205を形成する。

(工程4) 図3(b)に示すように半絶縁性InP基板201を劈開する。

【0016】ここで劈開は、半絶縁性InP基板201裏面上の、ダイシングで形成した溝に対向する傾斜の周辺を鋭角状の刃で衝撃を与えることにより行う。このとき半絶縁性InP基板201の最も薄いところ、すなわちダイシングで形成した溝の底の位置で劈開されることになる。本実施例に示したように、ダイシング後に劈開をすることにより、自動的に劈開の位置が決定されるため、劈開用の刃の位置合わせを精度良く行う必要がなくなり、かつ劈開面206よりも外側に光入射のための傾斜面205を形成できるため、光ファイバからの光を本受光素子に入射する際に、図5に示した従来の受光素子と比べ、光ファイバ等を傾斜面205により近付けるこ

とが可能となり、その結果高い結合効率を得ることが可能になる。

【0017】【実施例3】図3は本発明の第三の実施例を説明する端面屈折型半導体受光素子の製造法である。すなわち、

(工程1) 図4(a)に示すように半絶縁性InP基板301上に厚さ1μmのn型InP層302、厚さ1.5μmのn型低キャリア濃度InGaAs光吸収層303、厚さ1μmのn型低キャリア濃度InP層304をこの順に積層した後、304上方から所定の領域307にZnを拡散して、InP層304およびInGaAs光吸収層303の上部をp型の導電型とする。

(工程2) 図4(b)に示すように厚さ0.2μmのSiNからなる表面保護膜308、n型オーミック電極309、p型オーミック電極310を形成する。(3) 図4(c)に示すように半絶縁性InP基板301裏面から、90°の角度を有するダイシングソーを垂直に当て半絶縁性InP基板301、n型InP層302、InGaAs光吸収層303、n型低キャリア濃度InP層304をダイシングし、45°の逆メサ状の傾斜面を有するダイシング面305を形成する。

【0018】この例では劈開は不要となるが、長時間のダイシングが必要となる。上記実施例では傾斜面の角度を基板に対し45°としたが、ダイシングソーを用いた場合はこの角度を自由に設定できるため、エッチングによる場合と比べ設計の自由度を持たせることができる。そして、層構造や寸法、材質に応じて最適な角度に設定することにより、より優れた特性の素子を実現することができる。

【0019】

【発明の効果】以上説明したように、本発明によれば、端面屈折型半導体受光素子の傾斜面をダイシングで形成するため、傾斜面をpn接合に接触せずかつ不純物拡散領域から10μm以内の位置に高精度に形成することができ、低暗電流性と高信頼性および高速性を兼ね備えた端面屈折型半導体受光素子を実現することができるという利点がある。また傾斜面の角度を任意に設定できるので、素子の特性を向上させることができる。さらに、劈開刃の刃の高精度な位置合わせも不要となる。

【図面の簡単な説明】

【図1】本発明の第一の実施例において例示した半導体受光素子の構造を表す図。

【図2】本発明の第二の実施例において例示した半導体受光素子の製造法を表す図。

【図3】本発明の第二の実施例において例示した半導体受光素子の製造法を表す図。

【図4】本発明の第三の実施例において例示した半導体受光素子の製造法を表す図。

【図5】従来の半導体受光素子の構造を表す図。

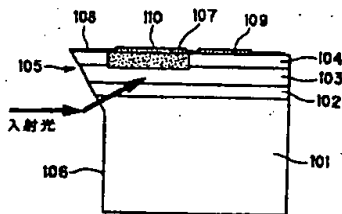
【図6】従来の半導体受光素子の製造法を表す図。

【図7】従来の半導体受光素子の製造法を表す図。

【符号の説明】

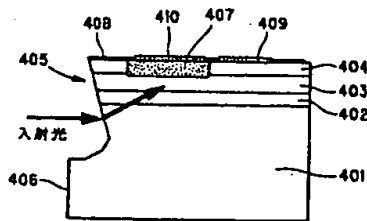
101, 201, 301, 401, 501 半絶縁性InP基板
 102, 202, 302, 402, 502 厚さ1 μ mのn型InP層
 103, 203, 303, 403, 503 厚さ1.5 μ mのn型低キャリア濃度InGaAs光吸収層
 104, 204, 304, 404, 504 厚さ1 μ mのn型低キャリア濃度InP層
 105 傾斜面
 106 劈開面
 107, 207, 307, 407, 507 Zn拡散領域
 108, 208, 308, 408, 508 表面保護膜
 109, 209, 309, 409, 509 n型オーミック電極
 110, 210, 310, 410, 510 p型オーミック電極
 10 511 エッチングマスク

【図1】

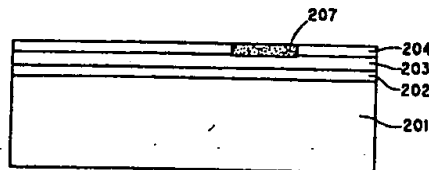


101 : 半絶縁性InP基板
 102 : n型InP層
 103 : n型低キャリア濃度InGaAs光吸収層
 104 : n型低キャリア濃度InP層
 105 : 傾斜面
 106 : 劈開面
 107 : Zn拡散領域
 108 : 表面保護膜
 109 : n型オーミック電極
 110 : p型オーミック電極

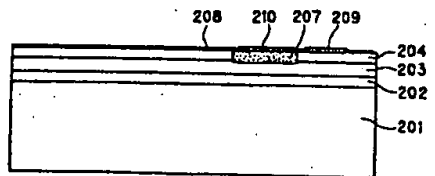
【図5】



【図2】

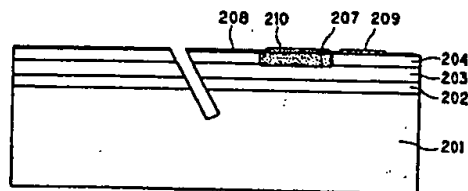


(a)

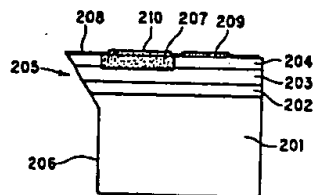


(b)

【図3】

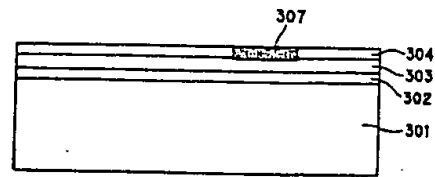


(a)

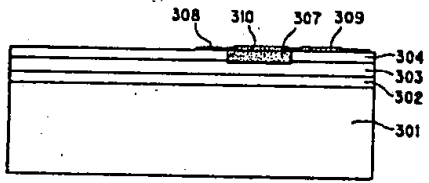


(b)

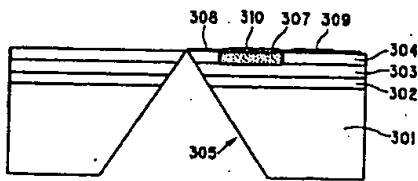
【図4】



(a)

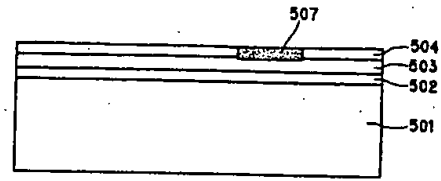


(b)

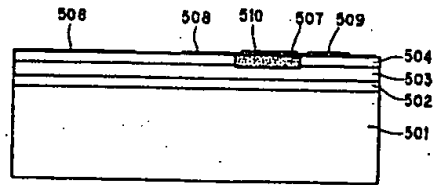


(c)

【図6】

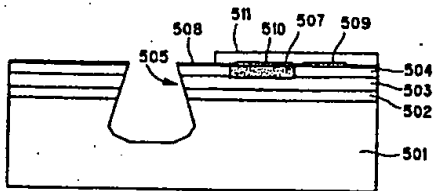


(a)

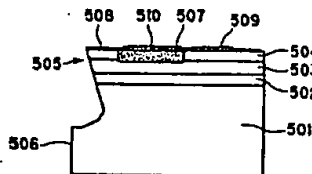


(b)

【図7】



(a)



(b)